

⑨ 日本国特許庁 (JP)

⑩ 特許出願公開

## ⑪ 公開特許公報 (A) 昭62-79522

⑫ Int.CI. 4

G 06 F 7/548  
7/544

識別記号

府内整理番号

6798-5B  
6798-5B

⑬ 公開 昭和62年(1987)4月11日

審査請求 未請求 発明の数 1 (全 6 頁)

⑭ 発明の名称 ディジタル関数計算装置

⑮ 特願 昭60-220623

⑯ 出願 昭60(1985)10月3日

⑰ 発明者 村田 芳夫 鎌倉市上町屋325番地 三菱電機株式会社鎌倉製作所内

⑱ 出願人 三菱電機株式会社 東京都千代田区丸の内2丁目2番3号

⑲ 代理人 弁理士 大岩 増雄 外2名

## 明細書

## 1. 発明の名称

ディジタル関数計算装置

## 2. 特許請求の範囲

ベクトルを逐次回転することにより三角関数、双曲関数等の初等関数を計算する CORDIC 法を実現したいビットのディジタル関数計算装置において、そのベクトル回転の近似計算途中で逐次計算される直交座標点 (x 軸, y 軸, z 軸) の増分値を保持する 3 つのレジスタと、前記直交座標点の部分和を保持する 3 つのレジスタと、前記直交座標点の部分和を計算する 3 つの算術演算ユニットと、前記直交座標点の増分値を求めるために 2 のべき乗積を計算する n ビットのパレルシフタとを備えたことを特徴とするディジタル関数計算装置。

## 3. 発明の詳細な説明

## 〔産業上の利用分野〕

この発明は、ベクトルの回転を利用して初等関数を計算する CORDIC 法を実現したディジタル関数計算装置に関するものである。

## 〔従来の技術〕

CORDIC 法について簡単に説明する。

点 P の直交座標 (x, y) と極座標 (R, θ) との間には次の関係がある。

$$x = R \cdot \cos \theta \quad \dots \dots \dots (1)$$

$$y = R \cdot \sin \theta \quad \dots \dots \dots (2)$$

$$R = \sqrt{x^2 + y^2} \quad \dots \dots \dots (3)$$

$$\theta = \tan^{-1} (y/x) \quad \dots \dots \dots (4)$$

従つて、極座標が与えられているとき、何らかの方法で直交座標が求めれば上記の関係式より  $\cos \theta$ ,  $\sin \theta$  が求まる。また直交座標が与えられているとき、何らかの方法で極座標が求めれば  $\tan^{-1} (y/x)$  が求められる。CORDIC 法ではベクトルの回転を利用してこれを行なう方法である。第 1 図に示すように点  $P_i$ ,  $P_{i+1}$  をとる。図において  $(x_i, y_i)$ ,  $(x_{i+1}, y_{i+1})$  はそれぞれ点  $P_i$ ,  $P_{i+1}$  の直交座標,  $(R_i, \theta_i)$ ,  $(R_{i+1}, \theta_{i+1})$  はそれぞれ点  $P_i$ ,  $P_{i+1}$  の極座標でありまた  $\alpha_i$  は  $R_i$  と  $R_{i+1}$  のなす角度である。このとき

$$R_{i+1} = R_i \cdot \sqrt{1 + \delta_i^2} = R_i \cdot K_i \quad \dots (5)$$

$$\theta_{i+1} = \theta_i - \alpha_i \quad \dots (6)$$

$$\delta_i = \tan \alpha_i \quad \dots (7)$$

$$K_i = \sqrt{1 + \delta_i^2} \quad \dots (8)$$

の関係があり、

$$\cos \alpha_i = 1 / \sqrt{1 + \delta_i^2} \quad \dots (9)$$

$$\sin \alpha_i = \delta_i / \sqrt{1 + \delta_i^2} \quad \dots (10)$$

であるから

$$x_{i+1} = R_{i+1} \cdot \cos \theta_{i+1} \quad \dots (11)$$

$$= R_i \cdot K_i (\cos \theta_i \cdot \cos \alpha_i + \sin \theta_i \cdot \cos \alpha_i) \quad \dots (11)$$

$$= x_i \cdot y_i \cdot \delta_i \quad \dots (11)$$

$$y_{i+1} = R_{i+1} \cdot \sin \theta_{i+1} \quad \dots (12)$$

$$= y_i - x_i \cdot \delta_i \quad \dots (12)$$

となる。またここで

$$z_i = x_i + y_i \quad \dots (13)$$

とおく。

すなわち点  $P_{i+1}$  は点  $P_i$  を  $K$  倍して角  $\alpha_i$  だけ回転させた点である。

このようにして、初期点  $P_0$  を与え、 $n$  回だけ上記のような回転を行つて得られる点  $P_n$  について

(3)

または

$$x_{i+1} = x_i - 2^{-i} \cdot y_i \quad \dots (14)$$

$$y_{i+1} = y_i + 2^{-i} \cdot x_i \quad \dots (15)$$

$$z_{i+1} = z_i - \alpha_i \quad \dots (16)$$

の回転を行なうことにより、式(14)～(16)の結果を得ることができる。

なお、 $\alpha_i = \tan^{-1} 2^{-i}$  とすることとは 1 回回転する毎に、回転させる角度  $\alpha_i$  が減少していき、 $\alpha_i$  は無限に 0 に近づくことを意味している。

今、 $x_0 = 1/K$ 、 $y_0 = 0$  ととり、 $z_i \rightarrow 0$  となるように式(14)～(16)の回転を繰り返し行なつた場合を考える。この場合式(16)より  $\alpha = -z_0$  となり、従つて式(14)、(15)、(16)より

$$x_n = \sin z_0 \quad \dots (17)$$

$$y_n = \cos z_0 \quad \dots (18)$$

となり、角度  $z_0$  の正弦、および余弦が計算できる。

次に、 $x_0$ 、 $y_0$  を適当な値に、 $z_0 = 0$  にとり、 $y_n \rightarrow 0$  となるように式(14)～(16)の回転を繰り返し行なつた場合には、

$$x_n = K \sqrt{x^2 + y^2} \quad \dots (19)$$

(5)

$$R_n = R_0 \cdot \prod_{i=0}^{n-1} K_i = R_0 \cdot K \quad \dots (20)$$

$$\theta_n = \theta_0 - \sum_{i=0}^{n-1} \alpha_i = \theta_0 - \alpha \quad \dots (21)$$

$$x_n = K \cdot (x_0 \cos \alpha + y_0 \sin \alpha) \quad \dots (22)$$

$$y_n = K \cdot (y_0 \cos \alpha - x_0 \sin \alpha) \quad \dots (23)$$

$$z_n = z_0 + \sum_{i=0}^{n-1} \alpha_i = z_0 + \alpha \quad \dots (24)$$

となる。

ただし

$$K = \prod_{i=0}^{n-1} \sqrt{1 + \delta_i^2} \quad \dots (25)$$

$$\alpha = \sum_{i=0}^{n-1} \alpha_i \quad \dots (26)$$

ここで、 $\delta_i = 2^{-i}$  すなわち  $\alpha_i = \tan^{-1} 2^{-i}$  とり、 $i$  を 0 より 1 ずつ増して上記の回転を行なうと、式(20)～(24)は収束することが示される。

従つて  $\alpha_i$  の方法によつて

$$x_{i+1} = x_i + 2^{-i} \cdot y_i \quad \dots (27)$$

$$y_{i+1} = y_i - 2^{-i} \cdot x_i \quad \dots (28)$$

$$z_{i+1} = z_i + \alpha_i \quad \dots (29)$$

(4)

$$z_n = \arctan (y_0 / x_0) \quad \dots (30)$$

となり、ある種の平方根や逆正接が求められたことになる。

従来この方法を実現した回路のブロック図を第 8 図に示す。第 8 図において(1)～(3)は各々前記回路における  $x_{i+1}$ 、 $y_{i+1}$ 、 $z_{i+1}$  の値を計算する算術演算ユニット (Arithmetic Logic Unit : 以下 ALU と称す)。(4)、(5)、(6)はそれぞれ  $x_i$ 、 $y_i$ 、 $z_i$  を保持しておくレジスタ、(7)、(8)はそれぞれ  $2^{-i} \cdot x_i$ 、 $2^{-i} \cdot y_i$  を求めるために使用される下方シフト機能を有するレジスタ、(9)は  $\tan^{-1} 2^{-i}$  を格納しておく記憶素子、(10)～(12)はレジスタ(4)～(8)に格納するデータを選択するセレクタ回路、 $x_0$ 、 $y_0$ 、 $z_0$  は演算初期値である。

次に動作について説明する。

最初に演算初期値  $x_0$ 、 $y_0$ 、 $z_0$  を (10)～(12) に設定する。このときセレクタ回路(10)～(12)は初期値設定のため、それぞれ  $x_0$ 、 $y_0$ 、 $z_0$  を選択し、レジスタ(4)、(7)は  $x_0$ 、(5)、(8)は  $y_0$ 、(9)は  $z_0$  を取り込む。次

(6)

に式如～ $i$ または式如～ $i$ における $i=0$ の回転として ALU (1) はレジスタ (4) と (8) の値を、 ALU (2) はレジスタ (6) と (7) の値を、また ALU (3) はレジスタ (6) と記憶素子 (9) から読み出された  $\tan^{-1} 2^i$  の値を式如～ $i$ または式如～ $i$ に従つて加減算を行なう。加算か減算のどちらを行なうかはレジスタ (6) の符号ビットにより決定する。すなわちレジスタ (4) の符号が負ならば式如～ $i$ に従い、それ以外の場合には式如～ $i$ に従つて各 ALU (1) ～ (3) は加減算を行なう。

こうして得られた計算値  $x_i$ ,  $y_i$ ,  $z_i$  はセレクタ回路 10 ～ 14 を介してそれぞれレジスタ (4), (1), (5), (8) および (6) に取り込まれる。

次にシフトレジスタ (7), (8) を 1 ビット下方にシフトすることにより  $2^{-i} x_i$  と  $2^{-i} y_i$  が得られる。こうした後で ALU (1) はレジスタ (4) と (8) の値、 ALU (2) はレジスタ (5) と (7) の値、 ALU (3) はレジスタ (6) と記憶素子から読み出された  $\tan^{-1} 2^{-i}$  の値とをレジスタ (6) の符号、すなわち  $z_i$  の符号に従つて前述と同様に加減算し、  $i=1$  の時の回転を行なう。

(7)

スタを用いて行う。

#### [作用]

この発明により、 ALU (1) と ALU (2) から送られる中間結果 ( $2^{-(i-1)} \cdot x_{i-1}$ ,  $2^{-(i-1)} \cdot y_{i-1}$ ) がパレルシフタにより  $i$  ビットシフトされ、  $2^{-i} \cdot x_i$ ,  $2^{-i} \cdot y_i$  が求められる。

#### [実施例]

第 1 図に本発明に従うデジタル関数計算装置例を示す。第 1 図において (1) ～ (3) はそれぞれ  $x_{i+1}$ ,  $y_{i+1}$ ,  $z_{i+1}$  を計算するために使用される ALU, (4a) ～ (5b) はそれぞれ  $x_i$ ,  $y_i$ ,  $z_i$ ,  $2^i \cdot x_i$ ,  $2^i \cdot y_i$  を保持しておく  $n$  ビットのレジスタ、 (6) は  $2^{-i} \cdot \tan 2^{-i}$  を格納しておく記憶素子、 (10) ～ (14) はレジスタ (4) ～ (8) に取り込むデータを選択するセレクタ回路、  $x_0$ ,  $y_0$ ,  $z_0$  は関数計算のための  $n$  ビットの初期値、 (13a), (13b) は 0 ビットから  $n$  ビットまでのシフト機能を有するパレルシフタである。また A はパレルシフタのシフト桁数を与える 16 進表現の  $m$  ビットの制御信号である。

まず、パレルシフタ (13a), (13b) の構成例を第

$i=n$  の場合はシフトレジスタ (7), (8) の下方シフトをロとし、記憶素子 (9) から読み出す値を  $\tan^{-1} 2^{-n}$  とする以外は上記の動作を行ない、これをデータの桁数と同数回繰り返すことによりレジスタ (4) には式如の  $x_n$  が、レジスタ (5) には式如の  $y_n$  の値が、レジスタ (6) には式如の  $z$  の値がそれぞれ格納される。

#### [発明が解決しようとする問題点]

従来の QORDIO 法を用いたデジタル関数計算装置は以上のような方法によつていたため、  $x$ ,  $y$ ,  $z$  の桁数を  $n$  としたときに  $2^{-n} \cdot x_n$  および  $2^{-n} \cdot y_n$  ( $n$  は  $n$  より小さい正の整数) を計算する場合において上述のシフト動作が  $\sum_{B=1}^{n-1} B \cdot n$  回必要となる。したがつて QORDIO 法では、基本クロックのサイクルタイムを  $T$  とした場合、  $(n + \sum_{B=1}^{n-1} B) \cdot T$  だけの実行時間が必要となる。

#### [問題点を解決するための手段]

この発明は以上の欠点を解消するためになされたもので式如、如、如における  $2^{-i} \cdot x_i$  及び  $2^{-i} \cdot y_i$  を計算するためのシフト動作をパレルシ

(8)

2 図に示す。

第 2 図において A はパレルシフタ、 A は  $n-1$  個の出力を有するデコーダ、 (16a) ～ (16i) は AND ゲート、 (17a) ～ (17c) は OR ゲートであり、  $I_{(n)} \sim I_{(0)}$  は第 3 図におけるセレクタ回路 10, 14 の  $n$  ビットの出力データで、  $I_{(n)}$  は最上位ビット、  $I_{(0)}$  は最下位ビットを示す。また第 2 図の  $Y_{(n)} \sim Y_{(0)}$  は第 1 図におけるレジスタ (4b), (5b) の入力端子に接続される  $n$  ビットのシフト後のデータであり、  $Y_{(n)}$  は最上位ビット、  $Y_{(0)}$  は最下位ビットを示す。

さらに第 2 図の  $A_0 \sim A_m$  はシフトさせたいビット数が  $m$  衡の 16 進で表現された制御信号である。

第 3 図にパレルシフタ A のシンボル図を、第 4 図にその動作図を示し、第 5 図にパレルシフタ A で用いられているデコーダ A のシンボル図を、第 6 図にその動作図を示す。

上記のように構成されたパレルシフタ A はシフト制御信号  $A_0 \sim A_m$  の示す数だけ入力データ  $I_{(n)} \sim I_{(0)}$  が下方に算術シフトした  $n$  ビットの出力  $Y_{(n)} \sim Y_{(0)}$  を得ることができる。

(9)

—137—

(10)

次に第1図の動作について説明する。

最初に初期値をレジスタ(4a)～(5b)に設定するため、セレクタ回路00～02はそれぞれ任意に設定された $x_0, y_0, z_0$ を選択し、さらにパレルシフタ(13a), (13b)は $A = 0$ の0ビットシフトデータを出力し $x_0$ はレジスタ(4a), (4b)に、 $y_0$ はレジスタ(5a), (5b)に、 $z_0$ はレジスタ(6)に取り込まれる。次に式00～04または式00～06における $i = 0$ 番目の回転として、ALU(1)はレジスタ(4a)と(5b), ALU(2)はレジスタ(5a)と(4b), ALU(3)はレジスタ(6)と記憶素子(9)から読み出された $\tan^{-1}2^0$ の値とを従来の方法と同様レジスタ(5b)またはレジスタ(6)の符号により、式00～04または式00～06に従つて加減算する。セレクタ回路～02はそれぞれ今計算して得られた $x_1, y_1, z_1$ を選択し、さらにパレルシフタ(13a), (13b)は $A = 1$ の1ビットシフトデータ $2^{-1} \cdot x_1$ を出力して、 $x_1$ がレジスタ(4a)に、 $2^{-1} \cdot x_1$ がレジスタ(4b)に、 $y_1$ がレジスタ(5a)に、 $2^{-1} \cdot y_1$ がレジスタ(5b)に、 $z_1$ がレジスタ(6)に取り込まれる。

(11)

よる時間を要さず式00～04または式00～06の近似計算を行なうことができる。

したがつてn桁の $x, y, z$ のORDIO計算がn回の動作で実現することができる。

#### 〔発明の効果〕

以上のように本発明によれば、ORDIO法を用いたnビットのデジタル関数計算装置において、そのベクトル回転の近似計算がn・Tの実行時間で求めることができる。

(nは $x, y, z$ のビット数、Tは基本クロックのサイクルタイム)

#### 4. 図面の簡単な説明

第1図は本発明に従うデジタル関数計算回路の一実施例のプロック図、第2図はパレルシフタの構成例を示す図、第3図はパレルシフタのシンボル図、第4図はパレルシフタの動作図、第5図はデコーダのシンボル図、第6図はデコーダの動作図である。第7図はORDIO法におけるベクトルの回転を表わす図、第8図はORDIO法を実現した従来のデジタル関数計算回路の一実施例の

その後に、ALU(1)はレジスタ(4a)と(5b), ALU(2)はレジスタ(5a)と(4b), ALU(3)はレジスタ(6)と記憶素子(9)から読み出された $\tan^{-1}2^{-1}$ の値とを、レジスタ(6)または(5b)の符号により式00～04または式00～06に従つて加減算する。こうして得られた $x_2, y_2, z_2$ はセレクタ回路～02を通りレジスタ(4a), (5a), (6)に取り込まれ、同時にパレルシフタ(13a), (13b)は $A = 2$ の2ビットシフトデータ $2^{-2} \cdot x_2$ および $2^{-2} \cdot y_2$ を出力して、 $2^{-2} \cdot x_2$ はレジスタ(4b)に、 $2^{-2} \cdot y_2$ はレジスタ(5b)にそれぞれ取り込まれる。以下 $i = n$ 番目の回転としてレジスタ(4b), (5b)に取り込まれるパレルシフタの出力を $2^{-(n-1)} \cdot x_{n-1}$ 及び $2^{-(n-1)} \cdot y_{n-1}$ とし、記憶素子(9)から読み出す値を $\tan^{-1}2^{-(n-1)}$ とする以外に上記と同様の回転を繰り返すことにより、レジスタ(4a)には式00の $x_n$ をレジスタ(5a)には式00の $y_n$ を、レジスタ(6)には式00の $z_n$ を計算することができる。

本発明では以上のような方法によるため、 $2^{-i} \cdot x_i$ および $2^{-i} \cdot y_i$ を計算するためのシフト動作に

(12)

プロック図である。

図中 $(x_i, y_i), (x_{i+1}, y_{i+1})$ はそれぞれ点 $P_i, P_{i+1}$ の直交座標、 $(x_i, \theta_i), (x_{i+1}, \theta_{i+1})$ はそれぞれ点 $P_i, P_{i+1}$ の極座標、 $\alpha_i$ は $\theta_i$ と $\theta_{i+1}$ のなす角度、(1)～(3)は演算ユニット、(4)～(6)は演算データを保持するレジスタ、(7), (8)は下方シフト機能を有するレジスタ、(9)は回転角度の逆正接を格納しておく記憶素子、(10)～(12)はセレクタ回路、 $x_0, y_0, z_0$ は演算初期値、(13)はn-1ビットのシフト機能を有するパレルシフタ、(14)はデコーダ、(15)はANDゲート、(16)はORゲートである。

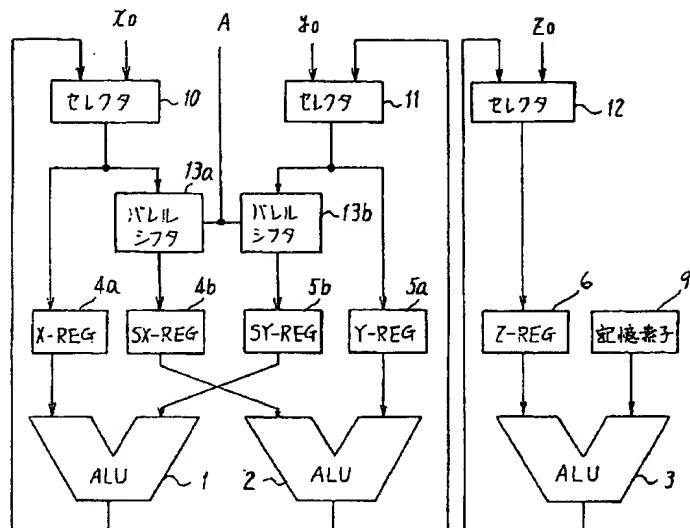
代理人 大岩 増雄

(13)

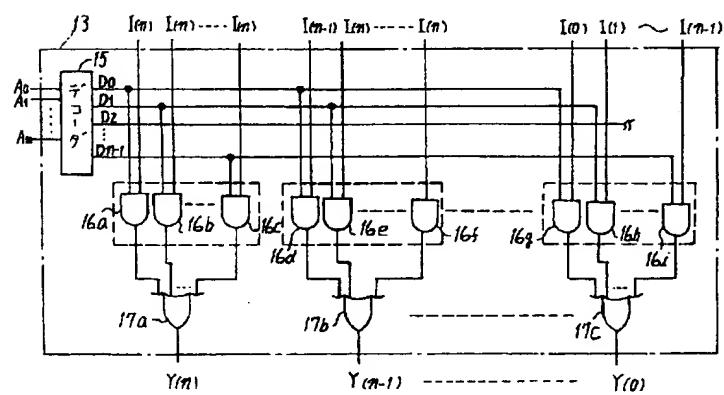
—138—

(14)

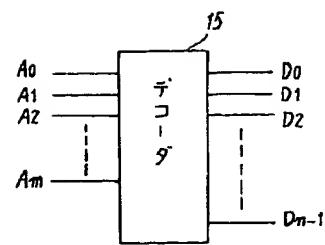
第 1 図



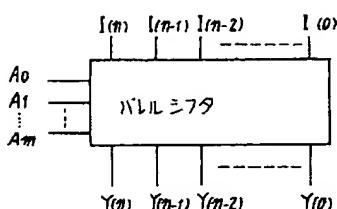
第 2 図



第 5 図



第 3 図



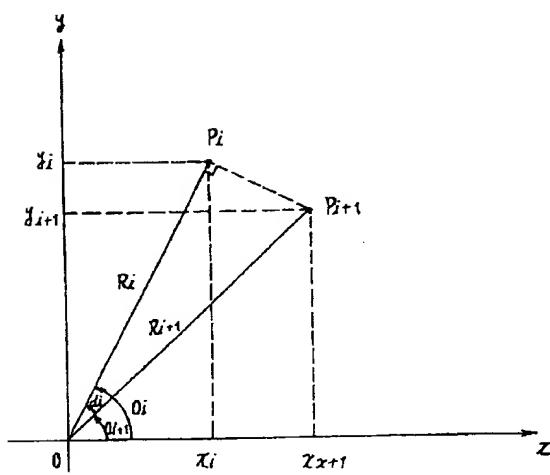
第 4 図

$A_m$	$A_{m-1}$	$\dots$	$A_1$	$A_0$	$Y_m$	$Y_{(m-1)}$	$Y_{(m-2)}$	$\dots$	$Y_2$	$Y_1$	$Y_0$
0	0	$\dots$	0	0	$I_{(m)}$	$I_{(m-1)}$	$I_{(m-2)}$	$\sim$	$I_{(2)}$	$I_{(1)}$	$I_{(0)}$
		$\dots$	0	1	$I_{(m)}$	$I_{(m)}$	$I_{(m-1)}$	$\sim$	$I_{(3)}$	$I_{(2)}$	$I_{(0)}$
		$\dots$	1	0	$I_{(m)}$	$I_{(m)}$	$I_{(m)}$	$\sim$	$I_{(4)}$	$I_{(3)}$	$I_{(2)}$
		$\dots$	0	1	$I_{(m)}$	$I_{(m)}$	$I_{(m)}$	$\sim$	$I_{(5)}$	$I_{(4)}$	$I_{(3)}$
		$\dots$	1								
		$\dots$	0	0							
		$\dots$	0	1							
		$\dots$	1	0							
		$\dots$	1	1							
		$\dots$	0								
		$\dots$	1								
1	1	$\dots$	1	1	$I_{(m)}$	$I_{(m)}$	$I_{(m)}$	$\dots$	$I_{(m)}$	$I_{(m)}$	$I_{(m)}$

第 6 図

$A_m$	$\dots$	$A_1$	$A_0$	$D_{m-1}$	$D_{m-2}$	$\dots$	$D_2$	$D_1$	$D_0$
0	$\dots$	0	0	0	0	$\dots$	0	0	1
	$\dots$	0	1	0	0	$\dots$	0	1	0
	$\dots$	1	0	0	0	$\dots$	1	0	0
	$\dots$	1	1			$\dots$	0		
	$\dots$	0				$\dots$			
	$\dots$	0	0			$\dots$			
	$\dots$	0	1			$\dots$			
	$\dots$	1	0			$\dots$			
	$\dots$	1	1			$\dots$			
	$\dots$	0				$\dots$			
	$\dots$	1				$\dots$			
1	$\dots$	1	1	$I_{(m)}$	$I_{(m)}$	$I_{(m)}$	$\dots$	$I_{(m)}$	$I_{(m)}$

第 7 図



第 8 図

